

SMD-2G88

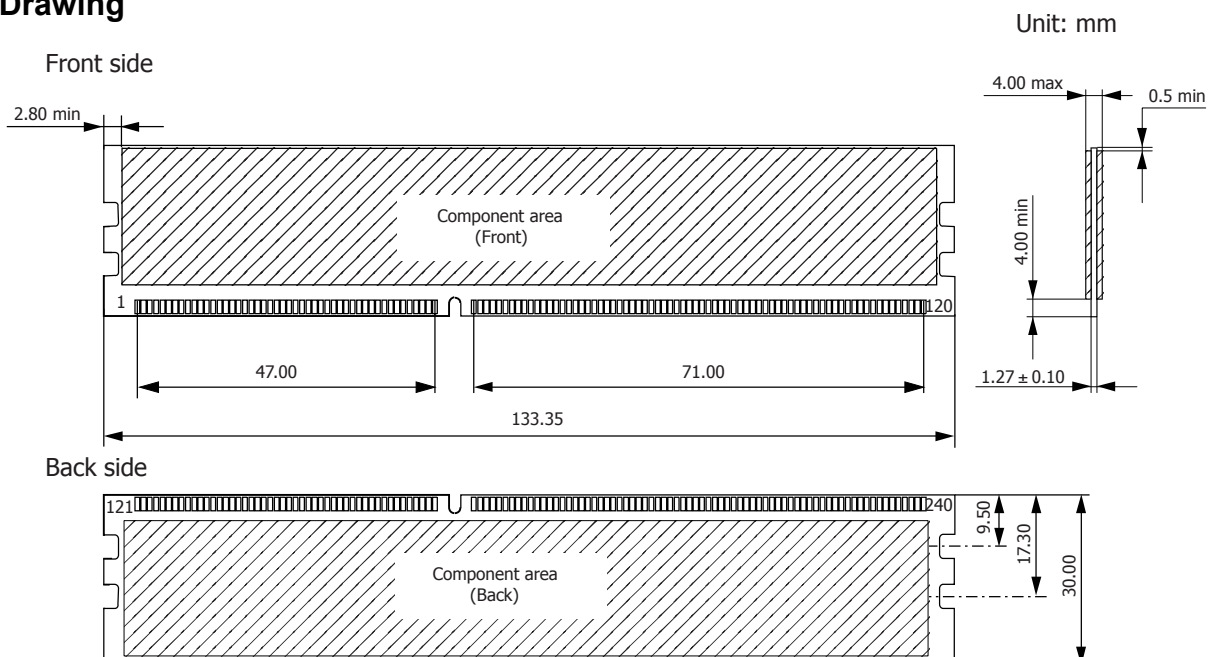
DESCRIPTION

SMD - 2 G 8 8 は、1 G ビット DDR ・ DRAM (128M x 8bit) を 1 6 個搭載した 2 5 6 M x 6 4 ビット DDR 3 ・ DRAM モジュールです。

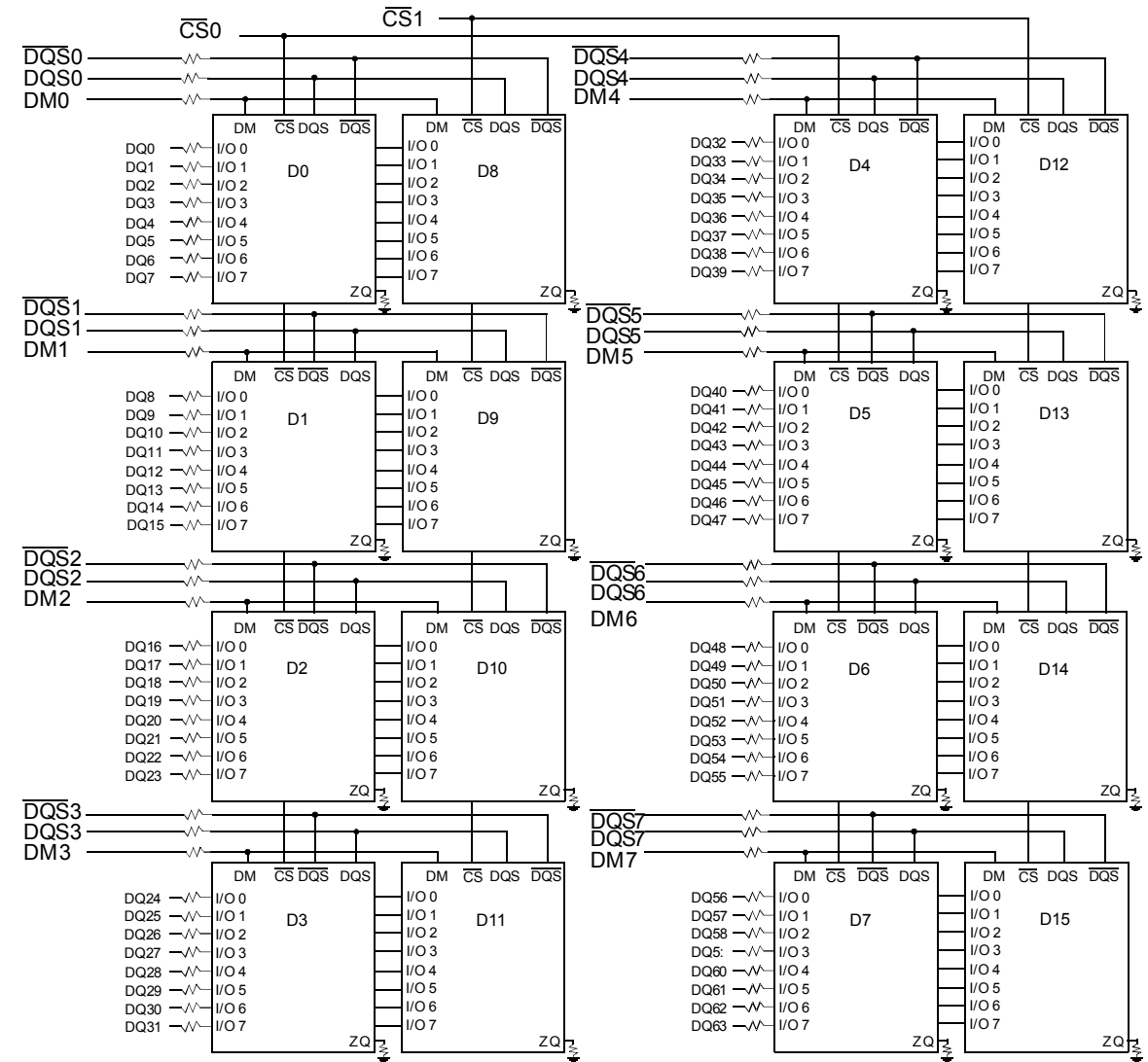
FEATURES

- ・ 240ピン・デュアル・インライン・メモリ・モジュール
(ピン・ピッチ 1.00mm)
- ・ 基板高 30.0mm
- ・ CL - tRCD - tRP = 9 - 9 - 9 (PC3 - 10600)
- ・ 1.5V ± 0.075V 単一電源
- ・ 8,192 リフレッシュ / 64ms
- ・ SSTL_15 コンパチブル
- ・ /CAS レイテンシー プログラマブル
- ・ 2 ランク 構成
- ・ アンバッファードタイプ
- ・ ODT (オンダイ ターミネーション)
- ・ MPR (マルチパーパス レジスター)
- ・ PASR (プログラマブル パーシャルアレイ セルフリフレッシュ)
- ・ 接続端子: 電解金メッキ (t = 0.76 μm)
- ・ Pbフリー、RoHS対応品

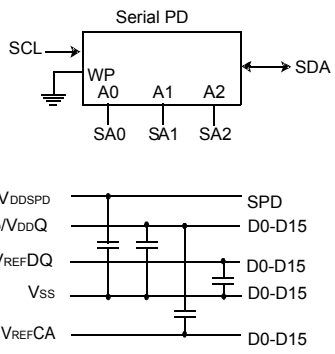
Outline Drawing



Functional Block Diagram



- BA0-BA2 → BA0-BA2: SDRAMs D0-D15
- A0-A13 → A0-A13: SDRAMs D0-D15
- CKE1 → CKE1: SDRAMs D8-D15
- CKE0 → CKE0: SDRAMs D0-D7
- RAS → RAS: SDRAMs D0-D15
- CAS → CAS: SDRAMs D0-D15
- WE → WE: SDRAMs D0-D15
- ODT0 → ODT0: SDRAMs D0-D7
- ODT1 → ODT1: SDRAMs D8-D15
- CK0 → CK0: SDRAMs D0-D7
- CK1 → CK1: SDRAMs D8-D15
- CK1 → CK1: SDRAMs D8-D15
- RESET → RESET: SDRAMs D0-D15



- Notes:**
1. DQ-to-I/O wiring is shown as recommended but may be changed.
 2. DQ/DQS/DQS/ODT/DM/CKE/CAS relationships must be maintained as shown.
 3. For each DRAM, a unique ZQ resistor is connected to ground. The ZQ resistor is 240 ±1%
 4. One SPD exists per module.