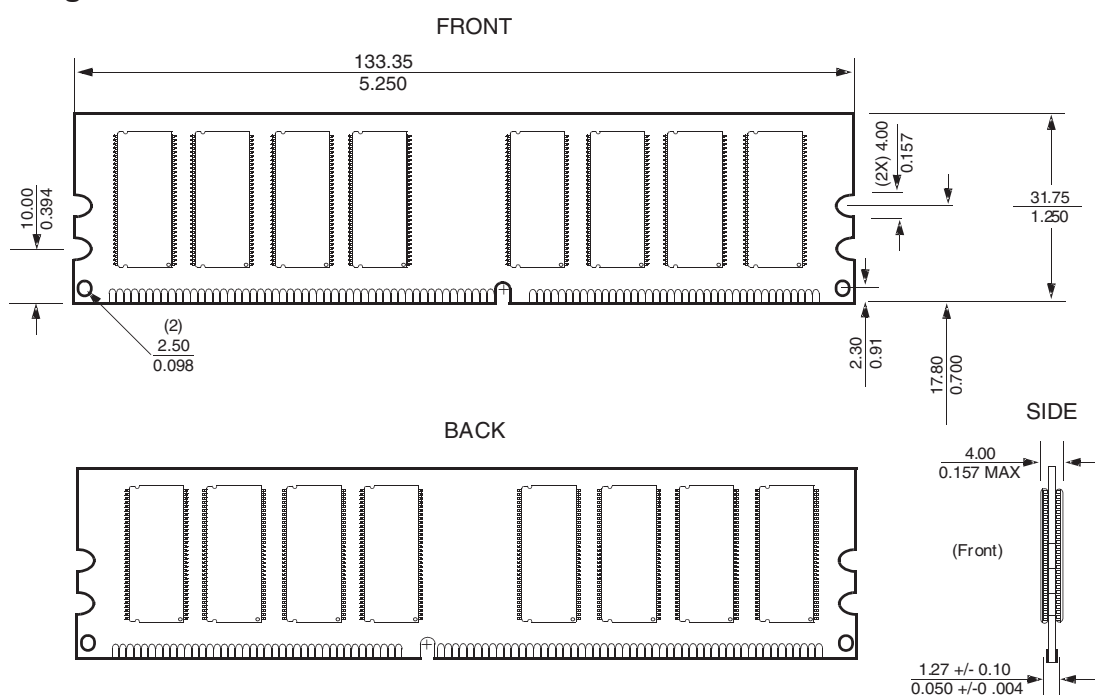


SMD-51228**DESCRIPTION**

SMD - 5 1 2 2 8 は、2 5 6 MビットDDR・DRAM (32M x 8bit) を16個搭載した64M x 64ビットDDR・DRAMモジュールです。

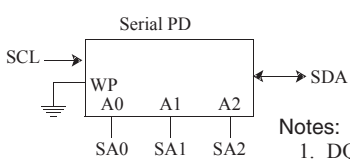
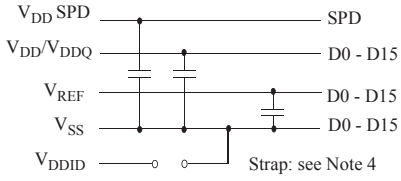
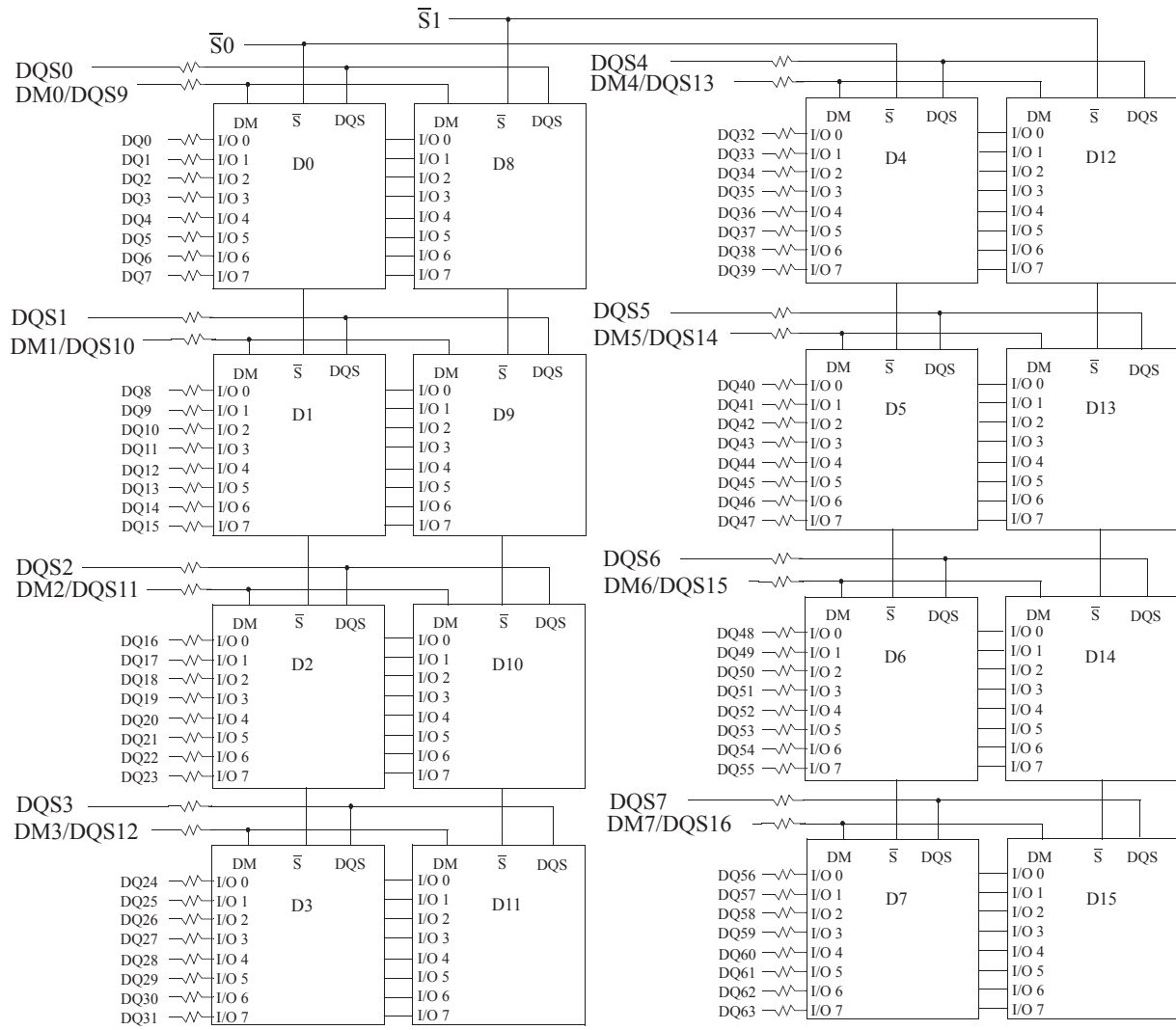
FEATURES

- ・ 184ピン・デュアル・インライン・メモリ・モジュール
(ピン・ピッチ 1.27mm)
- ・ 基板高 1.25 "(31.75mm)
- ・ CL - tRCD - tRP=3 - 3 - 3 (PC3200) 2.5 - 3 - 3 (PC2700 / PC2100)
- ・ 2.6V ± 0.1V 単一電源 (PC3200) 2.5V ± 0.2V (PC2700 / PC2100)
- ・ 8, 192リフレッシュ / 64ms
- ・ SSTL_2コンパチブル
- ・ /CASレイテンシー 3.0, 2.5, 2.0クロックプログラマブル (PC3200)
- ・ " 2.5, 2.0クロックプログラマブル (PC2700 / PC2100)
- ・ 2バンク構成
- ・ アンバッファードタイプ
- ・ シリアルPD
- ・ 接続端子: 電解金メッキ (t 0.76 μm)

Outline Drawing

Note: All dimensions are typical unless otherwise stated $\frac{\text{millimeters}}{\text{inches}}$

Functional Block Diagram



- Notes:**
1. DQ-to-I/O wiring is shown as recommended but may be changed.
 2. DQ/DQS/DM/CKE/S relationships must be maintained as shown.
 3. DQ, DQS, DM/DQS resistors: 22 ohms ± 5%.
 4. VDDID strap connections (for memory device VDD, VDDQ):
STRAP OUT (OPEN): VDD = VDDQ
STRAP IN (VSS): VDD ≠ VDDQ
 5. BAX, Ax, RAS, CAS, WE resistors: 3 ohms ± 5% (Except PC2100)

- BA0 - BA1 → BA0-BA1: SDRAMs D0 - D15
- A0 - A12 → A0-A12: SDRAMs D0 - D15
- CKE1 → CKE: SDRAMs D8 - D15
- RAS → RAS: SDRAMs D0 - D15
- CAS → CAS: SDRAMs D0 - D15
- CKE0 → CKE: SDRAMs D0 - D7
- WE → WE: SDRAMs D0 - D15

* Clock Wiring	
Clock Input	SDRAMs
*CK0/CK0	4 SDRAMs
*CK1/CK1	6 SDRAMs
*CK2/CK2	6 SDRAMs

* Wire per Clock Loading Table/Wiring Diagrams